

## 12. CONVERTIDORES

### I TEORÍA

#### 12.1 INTRODUCCIÓN

En la actualidad la electrónica digital presenta numerosas ventajas a la hora de controlar las señales eléctricas, esta característica hace necesario la creación de aplicaciones electrónicas capaces de transformar las señales analógicas en digitales. Por otra parte las señales analógicas son aplicables a numerosos circuitos electrónicos que trabajan con este tipo de señal (equipos de audio, video, potencia, etc.) esto implica que la señal digitalizada se debe, una vez controlada, devolver a su estado analógico. Este proceso se realiza mediante convertidores analógico a digital (A/D) y digital a analógico (D/A) tal y como podemos ver en el siguiente diagrama de bloques:



En el presente tema se tratarán los detalles de este tipo de circuitos.

#### 12.2 CONVERTIDOR D/A

##### 12.2.1 GENERALIDADES

Podemos definir un convertidor digital-analógico (DAC, *Digital Analogic Convert*) como un circuito que proporciona una señal analógica directamente proporcional al valor decimal equivalente de cada dato digital que se aplique a la entrada. Por tanto si la entrada digital está formada por  $n$  bits, el número máximo de combinaciones que se pueden representar será  $2^n$  y, en consecuencia, a su salida habrá, también,  $2^n$  niveles de tensión.

La conversión de valores digitales en valores analógicos proporcionales se realiza fundamentalmente por una de las dos técnicas básicas de conversión siguientes:

- Convertidor D/A de resistencias ponderadas
- Convertidor D/A R-2R.

Más adelante realizaremos el estudio de ambos.

##### 12.2.2 PARÁMETROS CARACTERÍSTICOS

A continuación se indican los parámetros más importantes en un DAC.

**a) Tipo de código:** La señal de entrada viene codificado en un tipo de código, entre los que podemos destacar los siguientes:

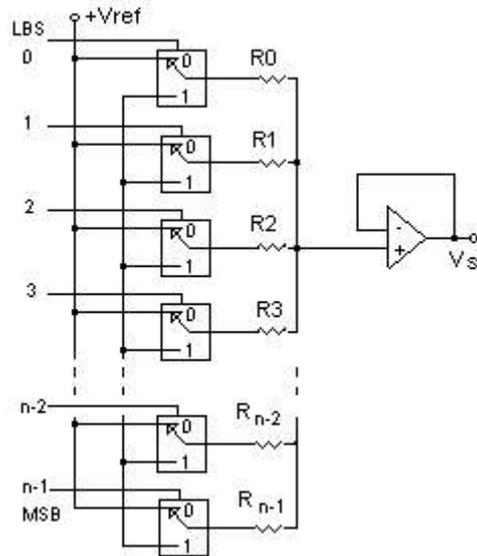
## 12. CONVERTIDORES

- Binario natural con valor absoluto y signo
- Binario natural con valores negativos en complemento a unos
- Binario natural con valores negativos en complemento a doses

**b) Resolución:** Mínimo incremento de la variable analógica de salida

**c) Tiempo de conversión:** el que transcurre desde que una combinación binaria está disponible en la entrada hasta que la salida adquiere el valor analógico que le corresponde.

### 12.2.3 CONVERTIDOR D/A DE RESISTENCIAS PONDERADAS



En la figura de la izquierda se puede observar el circuito correspondiente a este convertidor. La red de resistencias se obtiene a partir de un valor determinado  $R$ , en nuestro caso:

$$R_0 = \frac{R}{2^0} \quad R_1 = \frac{R}{2^1} \quad \dots \quad R_{n-1} = \frac{R}{2^{n-1}}$$

Puede demostrarse que la tensión de salida vendrá dada por:

$$V_s = \frac{V_0 + 2V_1 + 4V_2 + 8V_3 + \dots + 2^{n-1}V_{n-1}}{2^n - 1}$$

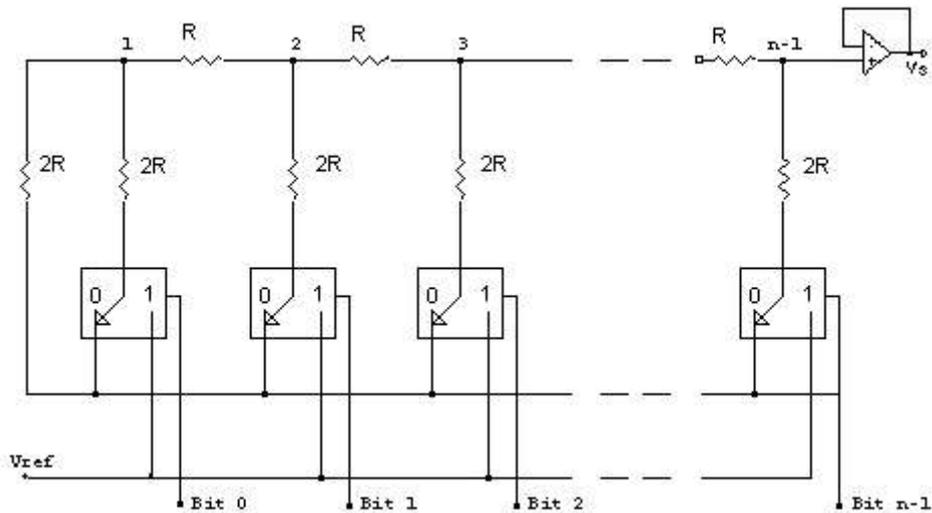
Este convertidor presenta algunas deficiencias, p.e.: la exactitud depende de la precisión de los valores óhmicos de las resistencias y de su estabilidad frente a la temperatura. También se ha de tener en cuenta que los valores óhmicos han de ser grandes para despreciar las caídas de tensión en el conmutador.

### 12.2.4 CONVERTIDOR D/A DE RESISTENCIAS R-2R

En el esquema de la página siguiente se representa el circuito eléctrico de este tipo de convertidor. Se puede observar que en este caso sólo existen tres valores óhmicos diferentes,  $R$ ,  $2R$  y  $3R$ .

La característica principal de este montaje es que la resistencia que existe a ambos lados de cada uno de los nudos numerados  $(1, 2, \dots, n-1)$  es siempre  $2R$ . Esto implica que la intensidad que atraviesa cualquiera de las resistencias  $2R$ , cuando el conmutador está a 1, se divide en dos partes iguales y en su camino hacia el Amp. Op. se dividirá tantas veces como nudos atraviere entrando en este con un valor inversamente proporcional a una potencia de 2, dependiendo del número de nudos.

## 12. CONVERTIDORES



La tensión de salida será:

$$V_s = \frac{V_0 + 2V_1 + 4V_2 + \dots + 2^{n-1}V_{n-1}}{2^n}$$

Siendo  $V_i$  los valores de los bits de entrada (0 ó 1).

### 12.3 CONVERTIDOR A/D

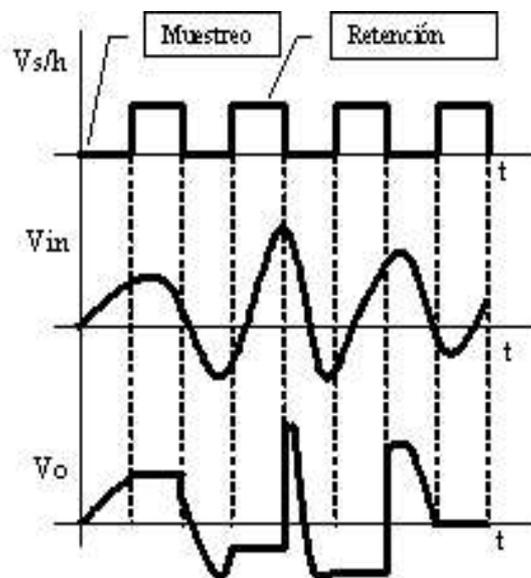
#### 12.3.1 GENERALIDADES

Este tipo de circuitos son los encargados de transformar una señal analógica en otra digital, antes de ver los circuitos típicos es necesario conocer una serie de conceptos o parámetros característicos.

#### 12.3.2 PARÁMETROS CARACTERÍSTICOS

##### a) Muestreo

Mediante esta operación se obtienen los valores o muestras de la señal analógica para instantes de tiempo determinados. La frecuencia con que se toman las muestras debe ser tal que asegure la completa reconstrucción de la señal original. La frecuencia de esta señal de muestra ( $f_m$ ) debe ser al menos el doble de la frecuencia máxima que posea la señal a muestrear.

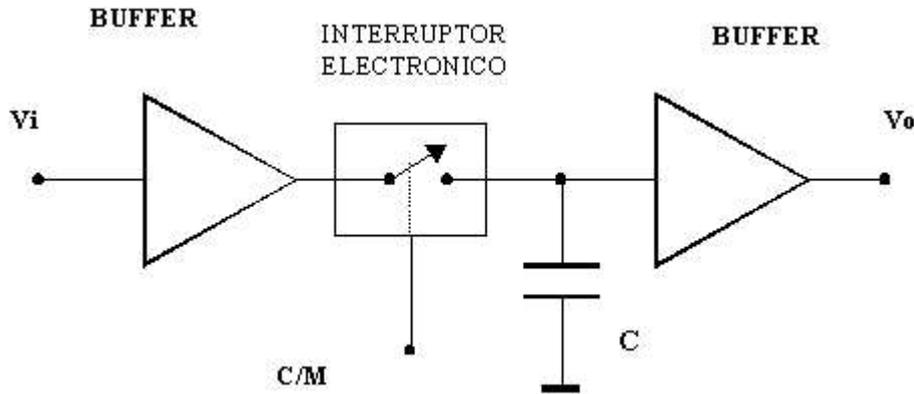


## 12. CONVERTIDORES

### b) Retención

La retención de las muestras es necesaria para que el valor instantáneo de éstas se mantengan durante el tiempo que necesita el circuito conversor para realizar la conversión.

Las operaciones de Muestreo y Retención se realizan con circuitos denominados de captura y mantenimiento (S&H, *simple and hold*). En la figura siguiente se puede ver su esquema simplificado.



El funcionamiento del circuito de la figura es el siguiente: El convertidor A/D manda un impulso de anchura  $t_w$  por la línea C/M, que activa el interruptor electrónico, cargándose el condensador C, durante el tiempo  $t_w$ . En el caso ideal, la tensión en el condensador sigue la tensión de entrada. Posteriormente el condensador mantiene la tensión adquirida cuando se abre el interruptor.

### c) Cuantificación

Este proceso consiste en asignar un margen de valores de una señal analógica un único nivel de salida. En la práctica, al realizar la cuantificación de una señal, se comete un error denominado “error de cuantificación”.

### d) Codificación

Se conoce con este concepto al proceso de asignar un valor determinado a una señal previamente cuantificada, generalmente este valor se le asigna siguiendo un código digital.

A continuación se puede ver un ejemplo de los conceptos de cuantificación y codificación:

Se pretende convertir una señal analógica que varía entre 0V y 1,5V, utilizando el código binario natural de cuatro bits.

El valor de cuantificación “q” vendrá dado por:

$$q = \frac{1,5}{2^3} = 0,1875V$$

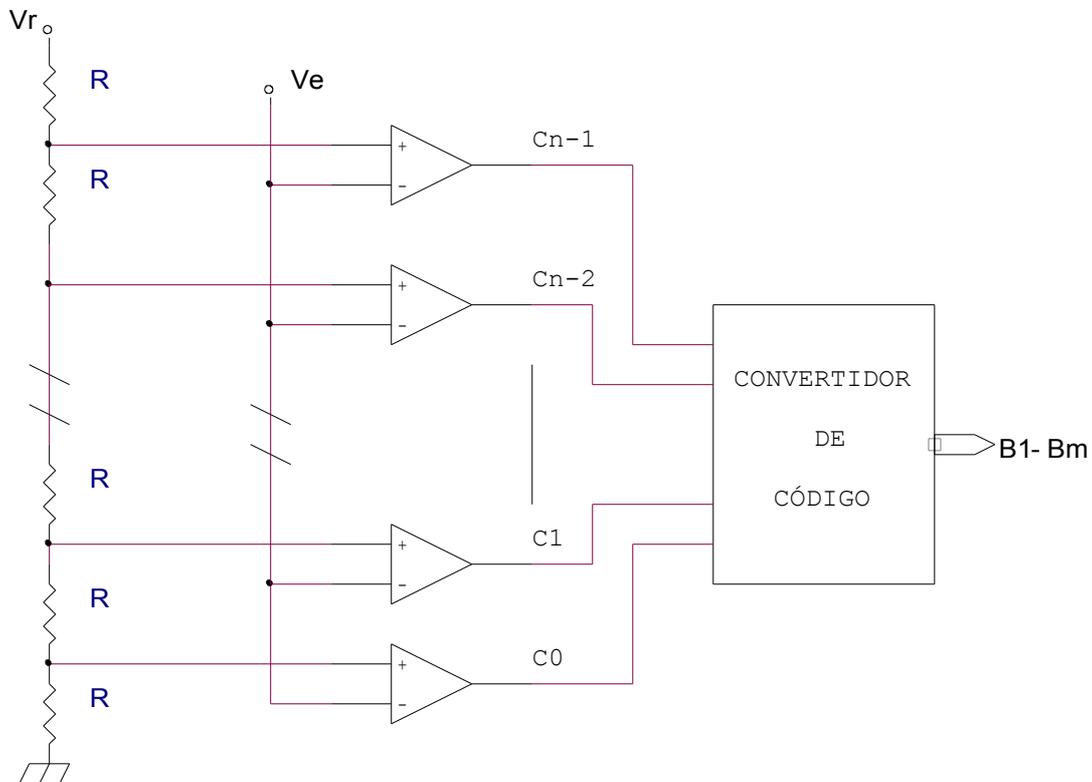
Teniendo en cuenta esta cuantificación podemos obtener la siguiente tabla:

Vin	0	0,1875	0,3751	0,5627	0,7503	0,9379	1,1254	1,313
Código de Salida	000	001	010	011	100	101	110	111

## 12. CONVERTIDORES

### 12.3.3 CONVERTIDOR A/D INSTANTÁNEO

En este tipo de conversor todos los bits se generan simultáneamente. Es el más rápido y el que necesita un mayor número de componentes de precisión. En el siguiente esquema se representa su esquema (Ve será la salida de un circuito S&H).



Como ejercicio se propone dibujar el esquema para tres Amp. Op., obtener razonadamente su tabla de funcionamiento y diseñar el convertidor de código apropiado.

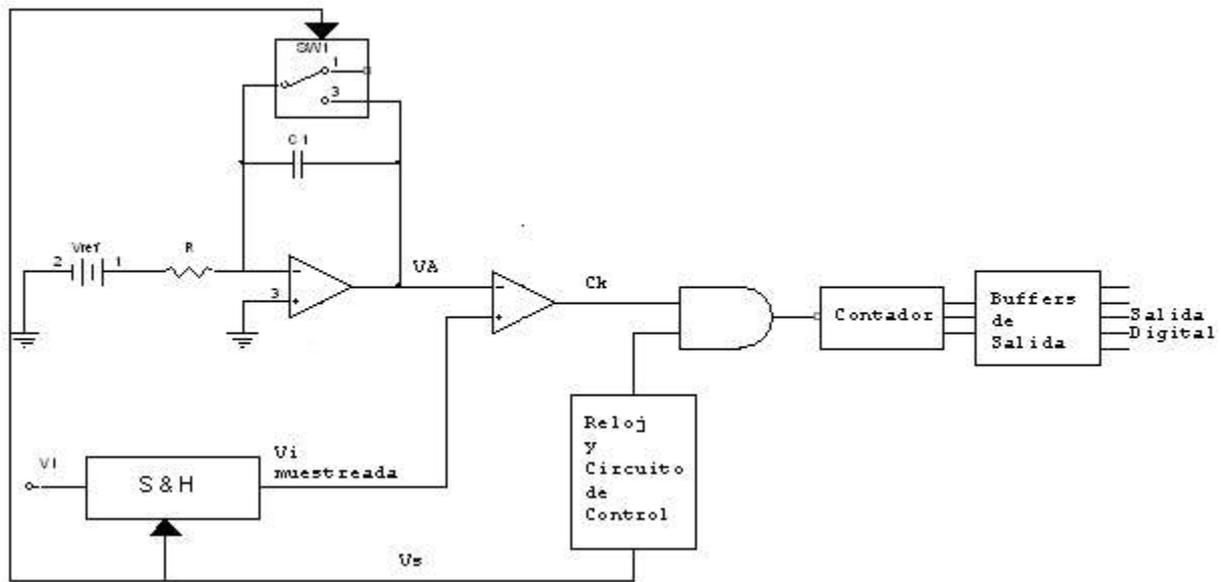
### 12.3.4 CONVERTIDOR A/D DE RAMPA

Este circuito consta, como se puede observar en la figura de la página siguiente, de un integrador, un comparador, un generador de impulsos y un contador con buffers de salida.

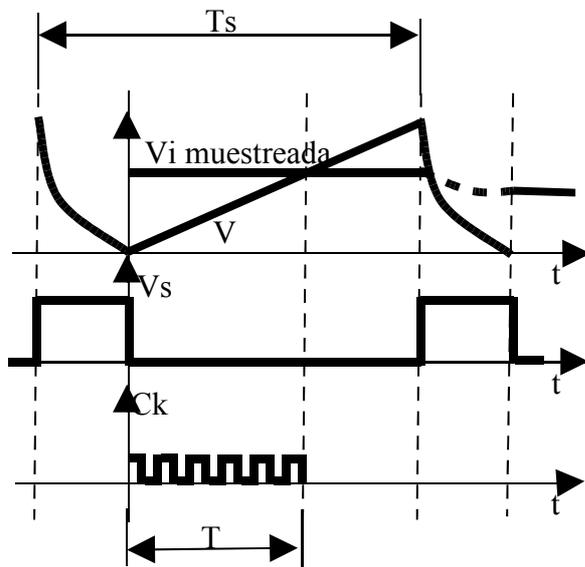
El funcionamiento comienza con la puesta en marcha del integrador y del contador por el circuito de control. El integrador genera una rampa de pendiente definida por los valores de  $R$  y  $C1$ , simultáneamente el contador que recibe los impulsos del reloj empezará su cuenta.

Durante el proceso anterior el comparador está recibiendo constantemente la señal de entrada y del integrador y basculará cuando la señal del integrador supere a la de entrada. En este instante el contador dejará de recibir impulsos dejando el último leído por el contador en la salida digital.

## 12. CONVERTIDORES



En la figura siguiente se puede observar las señales presentes en este montaje:



Analizando el circuito tenemos que:

$$V_A = \frac{V_{ref} \cdot T}{\tau} \text{ siendo } \tau = R \cdot C$$

$$\frac{V_{ref} \cdot T}{\tau} = V_i \text{ muestreada}; T = \frac{V_i \text{ muestreada} \cdot \tau}{V_{ref}}$$

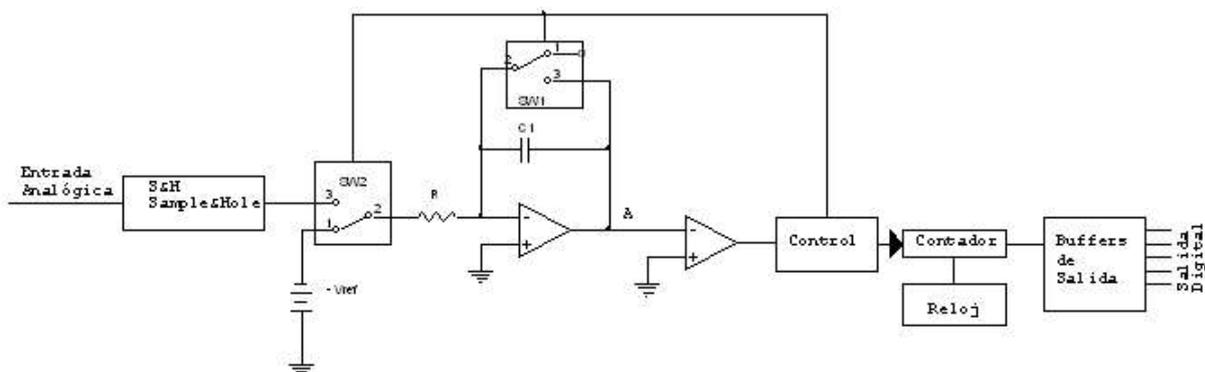
Si denominamos a la frecuencia del reloj como  $f_{reloj}$ , la medida que dará el contador N será:

$$N = f_{reloj} \cdot T = \frac{\tau \cdot f_{reloj}}{V_{ref}} \cdot V_i \text{ muestreada}$$

El principal inconveniente de este convertidor es la temperatura, puesto que influye tanto en la frecuencia del reloj como en la constante  $\tau$ .

### 12.3.5 CONVERTIDOR A/D DE DOBLE RAMPA

En la figura se puede observar el esquema de este tipo de convertidor.



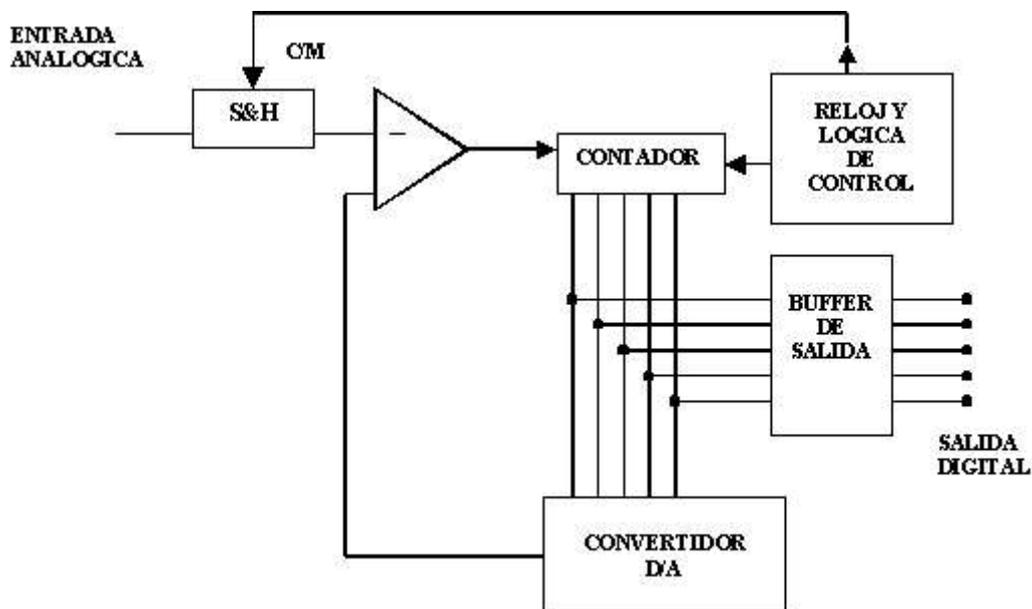
## 12. CONVERTIDORES

En un primer instante se pone a cero el contador y se descarga C1 (SW1 en la posición 3). A continuación se integra la tensión de entrada durante un tiempo constante (SW2 en la posición 3) para obtener una rampa ascendente que dependerá de la tensión de entrada. Seguidamente SW” conmuta a su posición 1 para generar una rampa descendente hasta que la salida del integrador sea cero. En ese momento se para el contador y su valor dependerá directamente de la tensión de entrada.

La ventaja respecto del convertidor de rampa sencilla es que el valor obtenido no depende de la red RC, siendo su desventaja la lentitud. Su uso principal está en los polímetros digitales.

### 12.3.6 CONVERTIDOR A/D POR CONTADOR

Llamado también convertidor con rampa en escalera. Usa el circuito más sencillo de los conversores A/D y consta básicamente de los elementos reflejados en la figura siguiente.



Una vez que el circuito de captura y mantenimiento (S&H), ha muestreado la señal analógica, el contador comienza a funcionar contando los impulsos procedentes del reloj. El resultado de este conteo se transforma en una señal analógica mediante un convertidor D/A, proporcional al número de impulsos de reloj recibidos hasta ese instante. La señal analógica obtenida se introduce al comparador en el que se efectúa una comparación entre la señal de entrada y la señal digital convertida en analógica. En el momento en que esta última alcanza el mismo valor (en realidad algo mayor) que la señal de entrada, el comparador bascula su salida y se produce el paro del contador. El valor del contador pasa a los buffers y se convierte en la salida digital correspondiente a la señal de entrada.

Este convertidor tiene dos inconvenientes: escasa velocidad y tiempos de conversión variables.

### 12.3.7 CONVERTIDOR A/D DE APROXIMACIONES SUCESIVAS

Este tipo de conversor mejora la velocidad del anterior al sustituir el contador por un registro de desplazamiento. Para más información puede consultarse en [Malvino 9.3.2.2.2].

## II IMPROVE YOUR TECHNICAL ENGLISH

### 1 Digital-to-analog conversion

Digital-to-analog conversion is a process in which signals having a few (usually two) defined levels or states (digital) are converted into signals having a theoretically infinite number of states (analog). A common example is the processing, by a modem, of computer data into audio-frequency (AF) tones that can be transmitted over a twisted pair telephone line. The circuit that performs this function is a digital-to-analog converter (DAC).

Basically, digital-to-analog conversion is the opposite of analog-to-digital conversion. In most cases, if an analog-to-digital converter (ADC) is placed in a communications circuit after a DAC, the digital signal output is identical to the digital signal input. Also, in most instances when a DAC is placed after an ADC, the analog signal output is identical to the analog signal input.

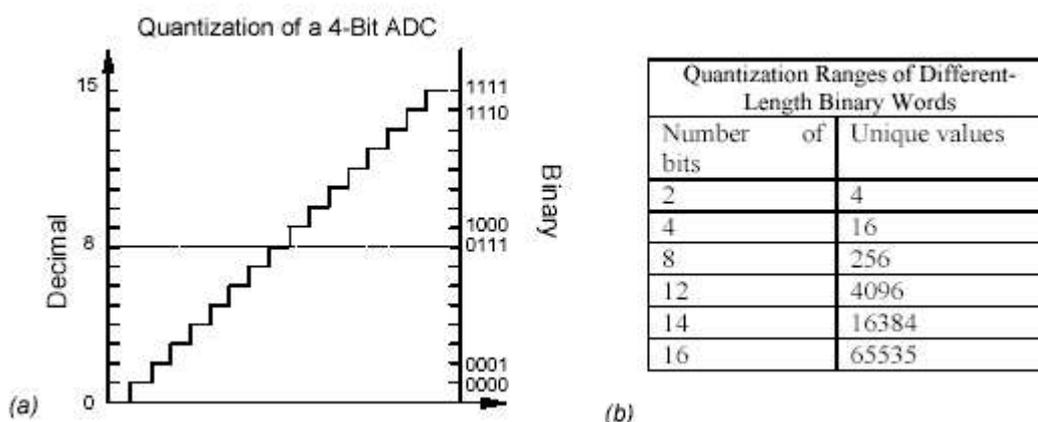
Binary digital impulses, all by themselves, appear as long strings of ones and zeros, and have no apparent meaning to a human observer. But when a DAC is used to decode the binary digital signals, meaningful output appears. This might be a voice, a picture, a musical tune, or mechanical motion.

Both the DAC and the ADC are of significance in some applications of digital signal processing. The intelligibility or fidelity of an analog signal can often be improved by converting the analog input to digital form using an ADC, then clarifying the digital signal, and finally converting the "cleaned-up" digital impulses back to analog form using a DAC.

### 2 Concept of quantization in a for ADC

The concept of quantization is introduced when datum values can only be represented by a limited number of digits. In the case of computers, these values are described by *binary digits*, abbreviated as "bits". All analog-to-digital converters have a fixed number of bits available for quantifying the voltage signal detected at the input. The most common ADCs quantize with a resolution of 8, 12 or 16 bits, although other configurations are available. Figure (a) illustrates the quantized range of a 4-bit ADC. Note that 4 bits can describe 16 unique values. The number of values described by an n-bit number (referred to as a 'word') is calculated with the following formula: Range of n-bit ADC =  $2^n$  values

The ranges of common analog-to-digital converters are listed in Figure b.

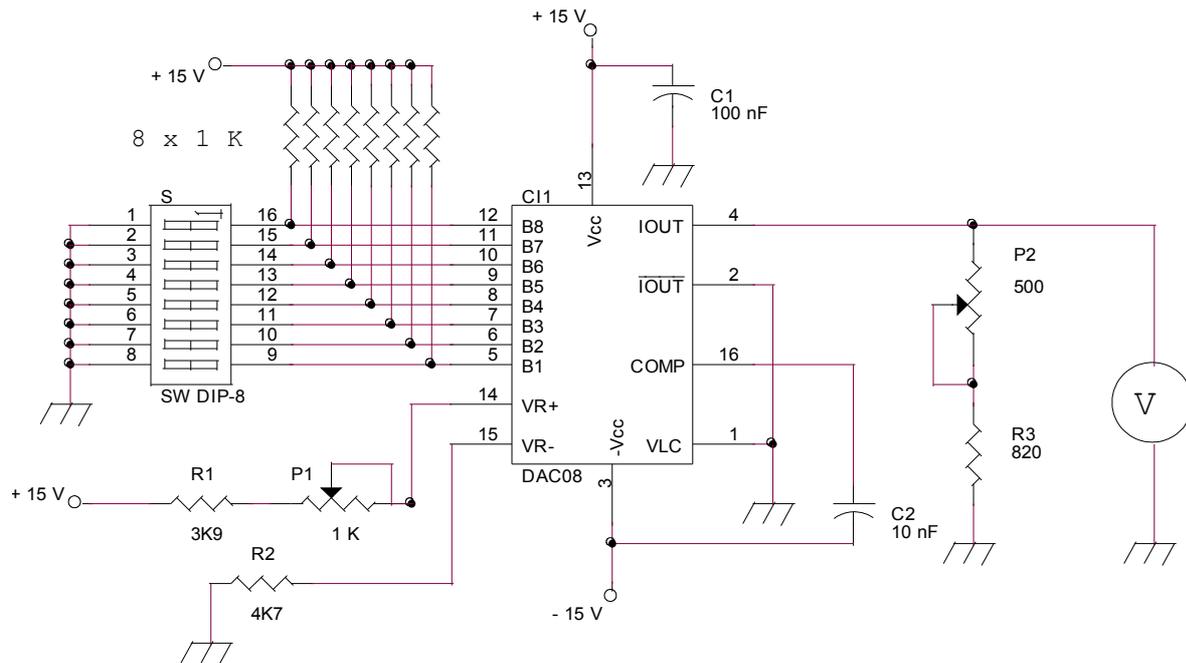


## III PRÁCTICA Y EJERCICIOS

### 1. APARTADOS PRÁCTICOS

1. Monte en el simulador digital un DAC R-2R de 4 bits y compruebe su funcionamiento.

2. Con el siguiente circuito veremos el funcionamiento del DAC08 en el modo de referencia positiva (ver figura 20 en la hoja de características del fabricante). Realice el montaje y siga los siguientes pasos.



a) Ajuste P1 para que  $I_{REF}$  (la que circula por R1) sea de 2 mA.

b) Ajuste P2 de modo que la carga sea de 1 K.

c) Realice una tabla donde se recojan distintos valores digitales y sus correspondientes valores analógicos de salida.

3. Cargue el fichero adcao con el simulador digital. Varie el valor de la tensión de entrada y realice una tabla donde se recojan los rangos de dicha tensión con el valor de los amplificadores operacionales. A continuación diseñe un circuito lógico que nos proporcione una salida binaria correspondiente a cada rango de tensiones de entrada.

4. Monte un ADC a partir de ocho amplificadores operacionales y un codificador de prioridad y compruebe su funcionamiento en el simulador digital.

### 2. EJERCICIOS

1. Deduzca, aplicando la teoría de circuitos, las ecuaciones de salida de las redes de resistencias ponderadas y R-2R.

2. Explique qué método se emplea para no sobrecargar una red resistiva.

3. Dibuje y explique el funcionamiento de un ADC de aproximaciones sucesivas.